

Obor: 26-41-L/01 Mechanik elektrotechnik

Předmět: Číslicová technika

Třída: 4 ME

1. Číslicové signály

Rozdělení dle vlastností, signály spojité v čase / diskrétní v čase, binární signál, vzorkování, kvantování, kvantový šum. Šumová imunita, tolerance napěťových úrovní pro TTL logiku, dynamické parametry logických obvodů, graf časových průběhů na svorkách hradla, frekvenční poměry, jak je určen f_{\max} pro TTL logiku, energetické poměry log. členů.

2. Číselné soustavy, převody mezi soustavami, aritmetické operace.

Vyjádření čísla v obecné číselné soustavě o základu Z . Převod z dekadické do binární, oktálové a hexadecimální soustavy. Převeďte: $F_{10} = 189 \rightarrow F_2 \rightarrow F_8 \rightarrow F_{16}$, sečtěte: $A_2 = 10101 + B_2 = 11111$, $C_{16} = ABBA + D_{16} = EF22$, odečtěte od čísla $X_{16} = 3C7A$ číslo $Y_{16} = 2B57$, vynásobte čísla: $A_{10} = 45$ a $B_{10} = 13$ vyjádřená v binárním tvaru, proveďte kontrolu převodem výsledku $V_2 \rightarrow V_{10}$, vyjádřete $F_{10} = -5$ v binárním tvaru.

3. Kódování dat

Definice kódu, příklady: přímý dvojkový kód, oktálový kód, hexadecimální kód, BCD, Excess 3 kód, Gray kód. Ochrana při přenosu kódů, paritní kód – princip užití, Hammingův samoopravný kód – konstrukce. Čárové kódy - princip, užití. ASCII kód – konstrukce, užití. Převeďte: $273_{10} \rightarrow BCD$, $C2F_{16} \rightarrow BCD$, $42_{10} \rightarrow \text{Excess 3}$, $63_{10} \rightarrow \text{Gray kód}$.

4. Programmable Logic Controller

Blokové schéma vnitřní struktury programovatelného automatu: binární vstupy/výstupy, analogové moduly, rychlé čítače a polohovací moduly, komunikační moduly, centrální jednotka. Cyklické vykonávání programu PLC

5. Základní pojmy logických členů.

Šumová imunita – tolerance napěťových úrovní pro TTL logiku, logický zisk (větvení) N , časové průběhy na svorkách hradla, energetické poměry logických členů, připojení nepoužitých vstupů, frekvenční poměry.

6. Logická zapojení TTL, logické obvody CMOS

Vysvětlit vnitřní uspořádání dvouvstupového hradla NAND, dvouvstupového hradla NOR, převodní charakteristika standardního hradla TTL, modifikace TTL členů, princip funkce invertoru CMOS, hradla NAND, NOR, základní parametry hradel CMOS, Vzájemné spojování obvodů přechod CMOS→TTL, přechod TTL→CMOS.

7. Logické funkce dvou proměnných

Uveďte pravdivostní tabulky jednotlivých funkcí dvou proměnných a, b, nakreslete odpovídající kontaktní schéma a schématické značky základních logických obvodů, uveďte zákony Booleovy algebry, logickou funkci : $y = \overline{x_1} x_2 + x_1 \overline{x_3}$ upravte pomocí Booleových zákonů a realizujte pomocí hradel NAND.

8. Kombinační logické obvody – dekodéry/kodéry

Definice, užití, schéma z hradel AND dekodéru z binárního kódu na kód 1 ze 4, dekodér z BCD kódu na kód 1 z 10 – nakreslete schéma z hradel NAND, popis funkce.

9. Kombinační logické obvody – multiplexery/demultiplexery

popis funkce, užití, schématický znak MUX, adresovací, datové vstupy, blokovací Enable vstup, logická funkce pro výstup multiplexeru, vztah mezi počtem datových a adresových vstupů, nakreslete principiální blokové schéma MUX 4 datové, 2 adresovací + blokovací E použitím hradel : AND, OR, NOT. Principiální schéma DMUX : datový, adresovací, Enable vstupy, výstupy.

10. Kombinační logické obvody – komparátory

Definice obvodu, nakreslete principiální schéma logického obvodu Exkluzive OR (XOR) sestaveného z hradel NAND, uveďte vztahy a pravdivostní tabulky funkcí XOR a XNOR, nakreslete komparátor dvou n-bitových čísel A,B s hradly XOR.

11. Kombinační log. obvody – sčítačky

Uveďte blokové schéma čtyřbitové sčítačky uveďte součet dvou čtyřbitových binárních čísel : $A_2 = 1011$, $B_2 = 1011$, určete přenosy mezi řády, poloviční sčítačka, úplná sčítačka, pravdivostní tabulka poloviční sčítačky, pravdivostní tabulka úplné sčítačky. BCD sčítačka.

12. Sekvenční logické obvody

Blokové schéma sekvenčního L.O. rovnice popisující výstupy obvodu, rovnice pro následující vnitřní stav sekvenčního obvodu, popis funkce sekvenčního obvodu časovým diagramem, hazardní stav sekvenčního L.O. způsob jeho odstranění, použití sekvenčních L.O. časový diagram klopného RS, BKO sestavený z diskretních prvků.

13. Klopné obvody I

RS sestavený z hradel: NOR, NAND , pravdivostní tabulky, hazardní stav, časový diagram KO-RS, časový diagram RS obvodu z hradel NAND, zpoždění, KO RST-schéma taktovaného RS, pravdivostní tabulka, hazardní stav, schéma BKO, MKO z diskretních prvků, popis funkce.

14. Klopné obvody II

Dvojčinný RST, KO typu D řízený nástupní hranou T, dvojčinný KO – JK schéma, pravdivostní tabulka, AKO sestavený z diskretních součástek- schéma, popis funkce.

15. Universální logický modul LOGO

Charakteristika, napájení a jištění modulu, připojení vstupů / výstupů, maximální frekvence a proudové zatížení výstupních kontaktů, programování LOGO, prvky použitelné při programování.

16. Posuvné registry

Rozdělení: SISO, SIPO, PISO, PIPO - definice, statické posuvné registry, čtyřbitový posuvný registr z KO-D řízených čelem taktovacích impulzů – schéma, časový diagram, posuvný registr z JK klopných obvodů –schéma, popis funkce, registry posouvající vpravo i vlevo, použití registrů.

17. Paměti

Informační kapacita, organizace paměti, šířka toku dat. Dělení – dle způsobu přístupu do paměti (RAM, SAM – LIFO, FIFO). Dělení podle možnosti zápisu a čtení – paměti pro zápis a čtení, paměti pouze pro čtení. Dělení podle principu činnosti paměťové buňky, dělení pamětí podle technologie výroby. Paměti RWM - RAM. Statické RWM. Dynamické paměti.

18. Počítače a mikropočítače

Historie, John von Neumannův model počítače, Harvardská architektura – blokové uspořádání, uspořádání mikroprocesoru, blokové schéma-podobnost počítače a mikropočítače, vnitřní uspořádání počítače- ALU, Řadič, vstupní/výstupní zařízení, operační paměť.

19. Monolitické mikropočítače

Vnitřní struktura - blokové schéma jednočipového mikropočítače , popis funkce jednotlivých bloků mikropočítače , instrukční soubor . Mikropočítače Intel, Atmel, mikrokontrolery PIC.

20. Průmyslové využití sítí

Druhy a rozdělení sítí : PAN, LAN, MAN, WAN - schéma, vlastnosti, struktura, topologie sítě, statické přístupové metody: SD, FDMA, TDMA, CDMA, dynamické přístupové metody. Prostředky pro montáž jednoduché sítě (konektory, kabely ...další).

Vypracoval: Ing. Stanislav Matoušek

Projednáno na PK elektro dne 27.8.2024